

# Studentská Konference Fakulty Mechatroniky, informatiky a mezioborových studií

2. červen 2015, Liberec, Česká republika

## Ovladače a řídicí software pro rekonfigurovatelný embedded systém pod OS Linux



TECHNICKÁ UNIVERZITA V LIBERCI  
Fakulta mechatroniky, informatiky  
a mezioborových studií

Řešitel:

Bc. Jiří Čech

Vedoucí práce: Ing. Martin Rozkovec, Ph.D.

Ústav Informačních technologií a elektroniky

### Abstract

The goal of my work is to rebuild an existing firmware based control of complex camera system into modular-driver based system using OS Linux. I will create driver modules for key components of the system and utilize them in an application build around TCP/IP protocol. The application will be used to control the system. It is required to preserve compatibility with already developed PC application that is used for remote control of the camera system.

### Úvod

V příspěvku je shrnut postup převodu firmwarového řízení komplexního kamerového systému na modulárnější systém řízení pod OS Linux. Systém je realizovaný na rekonfigurovatelné platformě Zynq-7000 APSoC, která poskytuje unikátní propojení procesoru a FPGA pole. Tato platforma je implementovaná na vývojové desce ZedBoard a umožňuje práci s vytvořenými zařízeními popsanými v HDL jazyku, tzv. uživatelskými IP jádry.

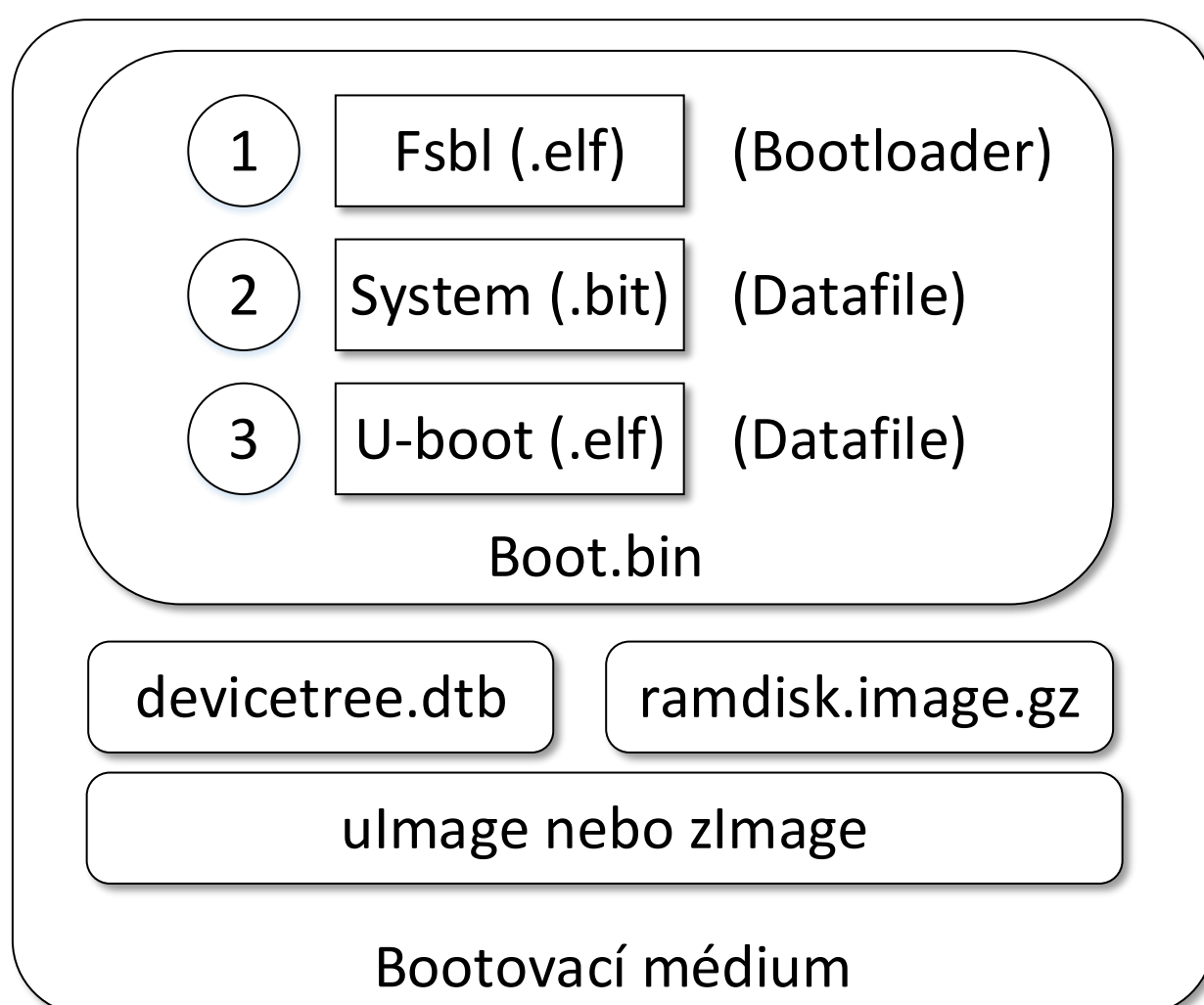
Využívám výrobcem doporučenou distribuci PetaLinux, pro kterou vytvářím ovladače jednotlivých IP jader. Pomocí vytvořených aplikací běžících na pozadí nastavuji požadovanou funkčnost systému a zprostředkovávám ovládání pomocí uživatelské aplikace přes TCP/IP.

### Cíle

- Zprovoznit OS Linux PetaLinux na vývojové desce ZedBoard
- Vytvořit ovladače ve formě modulů pro dodaná IP jádra a zprovoznit jejich funkci jako jednotlivých komponent a také jako celek
- Vytvořit komunikační aplikaci pro umožnění ovládání systému pomocí vyvinutého uživatelského programu

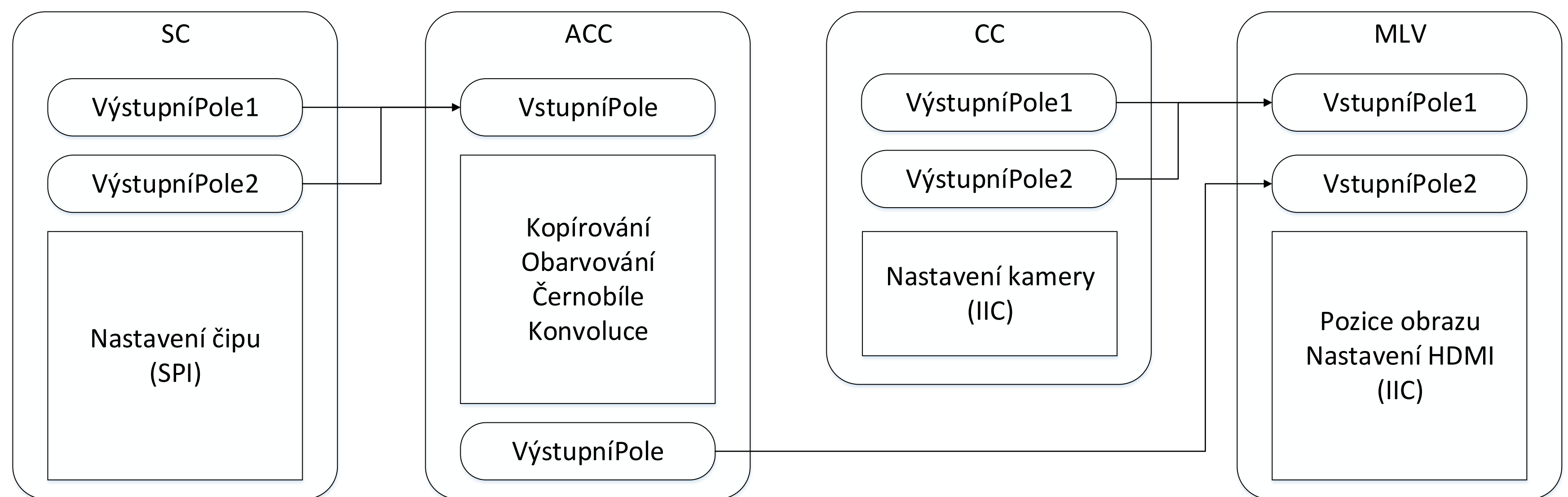
### PetaLinux

OS Linux má čistě monolitické jádro a nové ovladače, pro jednotlivé systémové komponenty, jdou do něj vkládat za běhu ve formě modulů. Bootování probíhá z SD karty a její nutný obsah je zobrazen na obrázku 4. Souborem *Boot.bin* se naprogramuje FPGA modul desky a zahájí spuštění jádra systému. Obraz jádra systému je v souboru *ulmage* a kořenové soubory v *ramdisk.image.gz*. Seznam zařízení, pro které jsou dostupné ovladače, a jejich popis je v souboru *devicetree.dtb*.



Obrázek 4. Schéma potřebných zdrojových souborů

### Výsledky



Obrázek 1. Propojení modulů

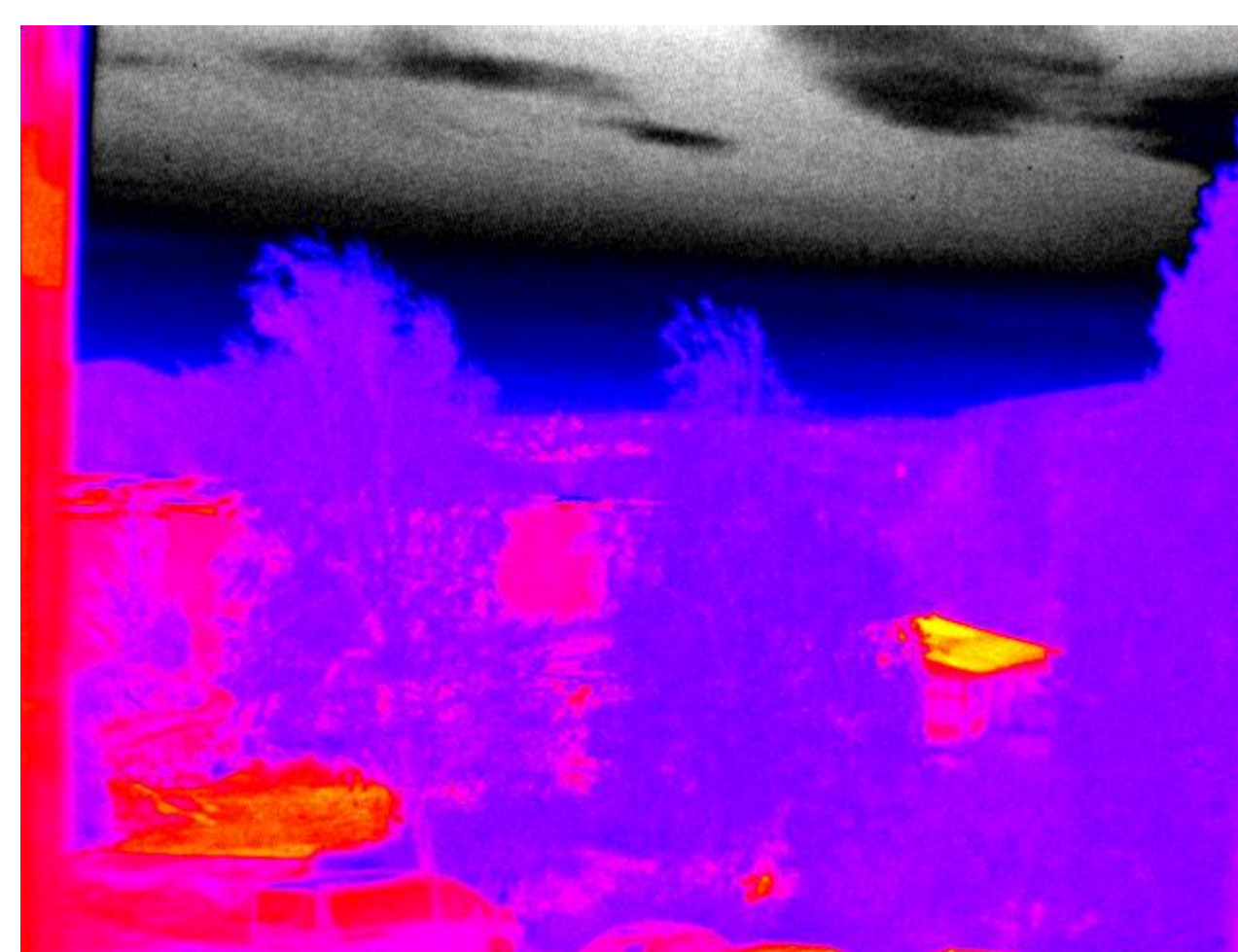
Pro dodaná IP jádra jsem vytvořil odpovídající ovladače, které po přidání do systému vytvoří ve složce „/dev“ soubor pro obsluhu zařízení. Systémová IP jádra IIC a SPI sběrnice mají již ovladače vytvořené a pro jejich použití je musíme přidat do kompilace jádra systému a při dat zápis zařízení do souboru *devicetree.dtb*. Mnou vytvořené ovladače obsahují ochranu před dvojím otevřením obslužného souboru, komunikují s uživatelem přes funkci *IOCTL* a po odebrání uvolní obsazené paměťové prostory. Funkce *IOCTL* jsou systémová volání používaná pro nastavování dostupných zařízení pomocí předem definovaných maker. Makra jsou definovaná ve zvláštním souboru ke každému měmu ovladači a jejich reálným výstupem je číslo dané funkce v ovladači, která se má provést. Výsledné ovladače jsou:

- *AccModule* - integruje funkce zařízení ACC a cyklicky provádí zvolené operace nad danými daty
- *CcModule* - integruje funkci zařízení CC, přidává a nastavuje zařízení VGA kamery na IIC sběrnici
- *ScModule* - integruje funkci zařízení SC, přidává a nastavuje zařízení bolometru na SPI sběrnici
- *MlvModule* - integruje funkci zařízení MLV, přidává a nastavuje zařízení HDMI rozhraní na IIC sběrnici
- *PwmModule* - integruje funkci zařízení PWM a je použit pro dvě zařízení v obdobích LEN a SHU

Moduly pracují s datovým formátem obrazu o velikosti 640×480×4 bajtů, který se ukládá do paměti na fyzicky spojitě místo, aby s ním mohli pracovat i IP jádra. Inicializují spojitý paměťový prostor kolem bazových adres IP jader a pomocí přímého zápisu do paměti nastavují jejich řídicí registry. Standardně se v systému používají virtuální adresy odkazující na fyzická místa v paměti podle systémové tabulky, ale pro použití IP jádra se musí přeložit na fyzické adresy. Moduly obstarávající sběr dat obrazu uchovávají aktuální data obrazu v jednom paměťovém prostoru zatímco se druhý paměťový prostor plní daty dalšího snímku.

Pomocí nastavovacího programu *DriverInit.elf* se propojí paměťová místa modulů podle obrázku 1 (vstupní či výstupní pole znamená, že jej modul plní nebo jen čte). Výstup z *ScModule* je připojen ke vstupu *AccModule* pro možné volby úpravy obrazu. Výstup z *AccModule* a *CcModule* je připojen ke vstupům *MlvModule* pro možné zobrazení získaných dat. Program *Streamer.elf* slouží ke streamování upravených dat z *AccModule* a *CcModule* nebo z *ScModule* a zachovává dosavadní komunikační protokol. Po každém dokončeném přenosu snímku kontroluje povolení streamování, a pokud je zakázáno, čeká na jeho opětovné povolení. Program *Daemon.elf* vykonává příkazy poslané z uživatelské aplikace. Jedná se o možnosti nastavení všech dostupných hodnot od jednotlivých parametrů, přes konvoluční jádro a korekční matici až po jednotlivé snímky obrazu.

Dosažené funkční řízení základních komponent kamerového systému umožňuje stávající uživatelské aplikaci získávat stejná data o 20 % rychleji než původní řešení. Na běžném stolním počítači jsem dosáhl obnovovací frekvence získaných dat 60 Hz při vyžití obou jader procesoru desky ZedBoard na 30 %. Výstupem z bolometru po kalibraci jsou lehce zašuměná data, která se dále obarvují viz obrázek 2. Pro porovnání s viditelným spektrem slouží data získaná z VGA kamery viz obrázek 3.



Obrázek 2. Obraz z bolometru

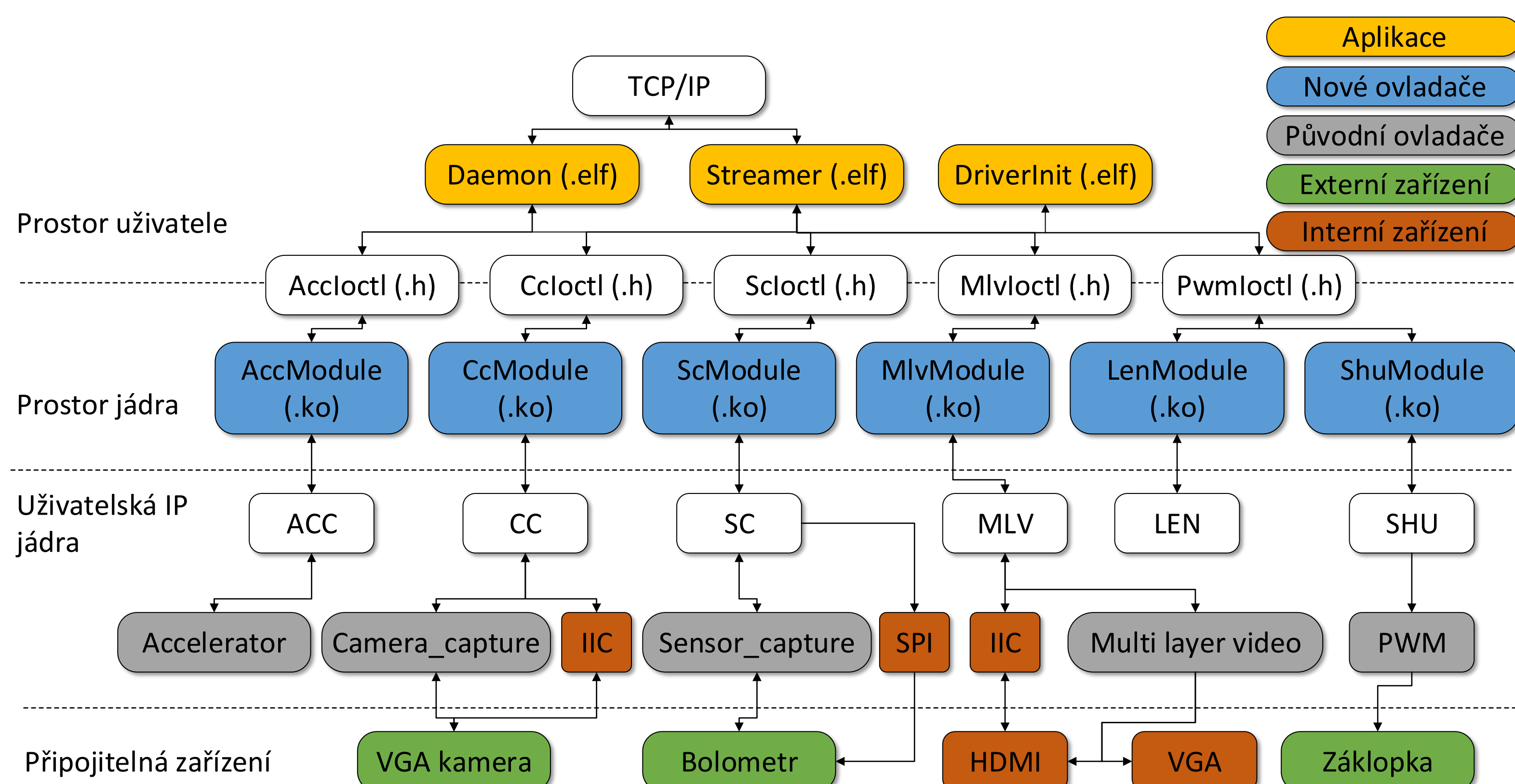


Obrázek 3. Obraz z VGA kamery

### Popis kamerového systému

Kamerový systém je realizován na desce ZedBoard, která je rozšířena o několik externích zařízení. Koncepce systému je tvořena tak, že se co nejvíce operací provádí hardwarově. Schéma všech dostupných a vytvořených součástí systému je na obrázku 5. Systém disponuje dvěma obrazovými senzory „VGA kamera“ a „Bolometr“ o rozlišení 640×480, pro které byly vytvořeny IP jádra na sběr dat „Camera\_capture“ (CC) a „Sensor\_capture“ (SC). Pro usnadnění práce s daty obrazu bylo vyvinuto IP jádro „Accelerator“ (ACC), které umožňuje data v paměti přesouvat a obarvovat či provést konvoluci se zvoleným konvolučním jádrem.

Bolometr je senzor citlivý na infračervené záření a neobsahuje vnitřní kalibraci. Kalibrace se musí provádět při zakrytém senzoru objektem s konstantní teplotou. Pro provedení kalibrace a k ochraně při přepravě slouží záklopka, která je ovládána malým krokovým motorem pomocí pulzně šířkové modulace signálu generovaného IP jádrem „PWM“. Výsledný obraz je možné zobrazovat pomocí komponenty „Multi layer video“ (MLV) přes monitor připojený rozhraní HDMI nebo VGA.



Obrázek 5. Schéma kamerového systému

### Závěr

Podařilo se nahradit původní firmwarový způsob řízení za modulárnější řízení pod OS Linux PetaLinux. Řešení bude dále vylepšováno a rozšiřováno pro novější verze kamerového systému, které jsou realizovány na jiných řídicích deskách s větším množstvím přidaných komponent.

Výhodou oproti komerčním řešením je možnost vyčtení všech získaných a vypočtených dat ze systému a velká škála nastavitelných parametrů. Dále se bude zkoumat možnost využití průmyslových komunikačních standardů a rozšíření možností zpracování obrazu v systému.

Pomocí naměřených dat se vytvoří tepelné a citlivostní charakteristiky systému, které budou podkladem pro tvorbu a aplikaci vyhodnocovacích algoritmů.

### Reference

- [1] Crocket, H.L., Elliot, R.A., Enderwitz, M.A., Stewart, R.W., *The Zynq Book*, Glasgow: Strathclyde Academic Media, 2014, ISBN: 9780992978709
- [2] Xilinx, Inc, *Zynq-7000 All Programmable SoC Technical Reference Manual*, [Online], [http://www.xilinx.com/support/documentation/user\\_guides/ug585-Zynq-7000-TRM.pdf](http://www.xilinx.com/support/documentation/user_guides/ug585-Zynq-7000-TRM.pdf), 2015
- [3] Jonathan Corbet, Alessandro Rubini, Greg Kroah-Hartman, *Linux Device Drivers, Third Edition*, [Online], <https://lwn.net/Kernel/LDD3/>, 2015
- [4] APPLIC s.r.o., interní dokumentace k prototypu kamerového systému, <http://www.applc.cz/>, 2015

### Kontakt

Bc. Jiří Čech  
E-mail: [cech@applc.cz](mailto:cech@applc.cz)